

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 6月22日

出 願 番 号

Application Number:

平成11年特許願第175311号

出 願 人

Applicant (s):

シャープ株式会社

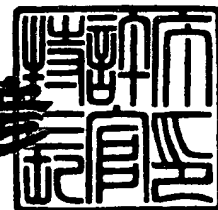


CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 1月28日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3000900

【書類名】 特許願

【整理番号】 165855

【提出日】 平成11年 6月22日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36
H04N 5/66

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 吉田 茂人

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 前田 和宏

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 鷺尾 一

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 久保田 靖

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 米田 裕

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003079

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の駆動方法

【特許請求の範囲】

【請求項 1】 ゲートドライバから出力された制御信号に基づいてスイッチング素子によって画素電極をデータ信号線に接続し、ソースドライバから出力されたデータ信号を上記データ信号線を介して上記画素電極に供給して、画素マトリックスに上記データ信号に基づく映像を表示するアクティブマトリクス方式の液晶表示装置の駆動方法において、

画面の上部に設けられた上部黒表示エリアと下部に設けられた下部黒表示エリアとに黒表示を行うに際して、

1 垂直走査期間において、上記上部黒表示エリアに黒表示を行う第 1 黒表示期間と上記上部黒表示エリアの下側に続く映像表示エリアに上記データ信号に基づく映像表示を行う映像表示期間との間に、及び、上記映像表示期間と上記映像表示エリアに続く上記下部黒表示エリアに黒表示を行う第 2 黒表示期間との間に、上記ソースドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数を映像表示期間における周波数よりも遅くして、上記シフトレジスタ回路の内部ノードの電位レベルを安定化させる安定化期間を設けたことを特徴とする液晶表示装置の駆動方法。

【請求項 2】 請求項 1 に記載の液晶表示装置の駆動方法において、

上記安定化期間における上記ソースドライバのクロック信号の周波数は、上記映像表示期間における周波数の $1/2$ 倍乃至 $1/3$ 2 倍であることを特徴とする液晶表示装置の駆動方法。

【請求項 3】 請求項 1 に記載の液晶表示装置の駆動方法において、

上記第 1 黒表示期間および第 2 黒表示期間においては、

上記ゲートドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数を水平ブランキング期間とは無関係に上記映像表示期間の周波数よりも速くし、

さらに、上記ソースドライバ内に在って上記データ信号をサンプリングするアナログスイッチ部を常時オン状態にすることを特徴とする液晶表示装置の駆動方

法。

【請求項 4】 請求項 3 に記載の液晶表示装置の駆動方法において、

上記第 1, 第 2 黒表示期間に上記ゲートドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数は、上記映像表示期間の 1.5 倍乃至 10 倍であることを特徴とする液晶表示装置の駆動方法。

【請求項 5】 請求項 1 に記載の液晶表示装置の駆動方法において、

上記ゲートドライバおよびソースドライバの少なくとも一方は、

直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号は上記パルス信号のパルスが存在するラッチ回路およびその近傍のラッチ回路のみに入力されるようになっているシフトレジスタ回路で構成されていることを特徴とする液晶表示装置の駆動方法。

【請求項 6】 請求項 1 に記載の液晶表示装置の駆動方法において、

上記ゲートドライバおよびソースドライバの少なくとも一方は、

直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号は総てのラッチ回路に入力されるようになっているシフトレジスタ回路で構成されていることを特徴とする液晶表示装置の駆動方法。

【請求項 7】 請求項 1 乃至請求項 6 の何れか一つに記載の液晶表示装置の駆動方法において、

上記ゲートドライバおよびソースドライバの少なくとも一方は、上記画素電極と同一基板上に形成されていることを特徴とする液晶表示装置の駆動方法。

【請求項 8】 請求項 1 乃至請求項 7 の何れか一つに記載の液晶表示装置の駆動方法において、

上記スイッチング素子は、多結晶シリコン薄膜トランジスタであることを特徴とする液晶表示装置の駆動方法。

【請求項 9】 請求項 8 に記載の液晶表示装置の駆動方法において、

上記スイッチング素子は、ガラス基板上に、600℃以下の温度で形成されていることを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、アクティブマトリックス方式の液晶表示装置の駆動方法に関し、特にアスペクト比が4:3の画面にアスペクト比が16:9の映像を表示する際に用いる液晶表示装置の駆動方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、TV(テレビジョン)モニタや携帯情報端末等にアクティブマトリックス方式の液晶表示装置が頻繁に使用されるようになっており、表示される映像ソースも多様化し、例えばNTSC方式のTV映像を主とした液晶表示装置で、MUSE方式等のハイビジョン放送をNTSC方式にコンバートして表示するといったケースが見られる。

【 0 0 0 3 】

その場合には、画面アスペクト比4:3の液晶表示装置でアスペクト比16:9の映像ソースを表示することになるので、液晶表示装置によって映し出される映像は、図3に示すように画面の上下に黒表示が行われたり、図4に示すように映像の左右がカットされたりすることになる。ところが、後者の場合には、カットされた映像に重要な情報が掲載されているケース等も考えられるので、一般には前者の方が広く使用されている。

【 0 0 0 4 】

また、ビデオカムコーダ等にも液晶表示装置がよく使用されているが、その場合の表示画面もアスペクト比4:3のことが多い。ところが、近年、各家庭に据え置かれているTVは横長が主流になりつつあり、上記ビデオカムコーダで撮影された映像を横長TVに映し出した場合には、映像の上下がカットされる。そこで、それを防ぐために、上記ビデオカムコーダで撮影する際に、図3に示すように、予め上記ビデオカムコーダ側の液晶表示装置で映像を映し出す場合には上下に黒表示を行い、横長TVに映し出す際に画面の上下がカットされることがないようにする手法も広く使用されている。

【 0 0 0 5 】

上述のように、液晶表示装置の画面の上下に黒表示を行う装置として、特開平 7-147659 号公報に開示された液晶パネル駆動回路がある。この液晶パネルの駆動回路においては、タイミング制御回路によって、図 5 に示すように、垂直同期信号 Vsync に基づいてゲートクロック信号 GCLK を生成する。その場合のゲートクロック信号 GCLK の周波数は、映像有効期間においては入力映像信号のクロックレートと同一になっている。一方、上記映像有効期間（垂直走査期間）に挟まれた帰線期間においては水平同期周波数よりも高い高速周波数になっている。そして、上記帰線期間においては映像信号として黒レベルがソースドライバに与えられるのである。こうして、短い帰線期間内に必要な黒表示を行うのである。

【0006】

上述のような TV やビデオカムコーダの他に、携帯情報端末等にも液晶表示装置は広く使用されている。そして、そのような携帯情報端末や上記ビデオカムコーダ等の携帯性が重要な製品に要求される最も重要な技術の一つとして、低消費電力化が挙げられる。その低消費電力化の一例として、非アクティブ状態の場合にはクロック信号の入力を停止して消費電力の低減を図るシフトレジスタ回路をソースドライバとして用いる液晶表示装置がある。

【0007】

【発明が解決しようとする課題】

しかしながら、上記従来の特開平 7-147659 号公報に開示された液晶パネル駆動回路には以下のような問題がある。尚、上記液晶パネル駆動回路においては、各画素単位での液晶に印加される電位関係については具体的に記載されていない。そこで、以下においては暫定的に電位関係を想定して問題点を述べる。

【0008】

周知の通り、液晶は交流電圧で駆動する必要があるため、液晶パネル駆動装置の多くは、垂直走査線毎に印加する電圧の極性を反転して駆動するようにしている。そして、特開平 7-147659 号公報に開示された液晶パネル駆動回路においては、画面の上部の上部黒表示エリアと下部の下部黒表示エリアとに合計 N 水平ライン分の黒表示を行う場合には、図 5 に示すごとく、上記帰線期間内に N 水平ラインの走査を行うことになる。ところが、上述のごとく垂直走査線毎に印

加する電圧の極性を反転する場合には、上記Nの値が大きくなって黒表示エリアが広くなると垂直走査線毎に反転させる印加電圧の周波数が極めて高くなり、垂直走査線毎の極性の反転が困難になる。そこで、その場合には、やむを得ず黒表示エリア毎に印加電圧を反転することになるが、その場合にはフリッカが発生する恐れがある。

【0 0 0 9】

また、上記垂直走査線1本を選択する毎に、その都度ソースドライバから黒レベル電位の映像信号が出力されるのであるが、上記Nの値が大きくなると黒レベル電位の出力時間が短くなるため垂直走査線に黒レベル電位を十分に書き込むことができなくなる。そのため、例えば上記上部黒表示エリアのn水平ライン中、第1水平ライン目においてはソースドライバでサンプリングされた黒レベル電位がそのまま画素に書き込まれるが、第2水平ライン目、第3水平ライン目、…と経過するうちにサンプリングされた黒レベル電位が低下するために、第1水平ライン目と第n水平ライン目とでは書き込まれる黒レベル電位は大きく異なってしまう。その結果、図6に示すように、黒表示エリアには均一な黒表示が行われず濃淡が現れることになる。

【0 0 1 0】

また、上記消費電力の低減を図るシフトレジスタ回路を有する液晶表示装置には、以下のような問題がある。すなわち、上述のごとく画面の上下に黒表示を行う場合には、ソースドライバのシフトレジスタ回路は非アクティブ状態となるためシフトレジスタ回路へのクロック信号の入力が停止されてしまう。そこで、黒表示期間でもソースドライバのシフトレジスタ回路にクロック信号を入力する必要が生ずる。ところが、そうすると、垂直帰線期間内に全黒表示エリアに黒表示を行うためには黒表示期間における上記クロック信号の周波数を映像表示期間よりも大きくしなければならず、映像表示を行う場合に比してその分だけ1水平ラインの走査時間が短くなり、黒表示ラインと映像表示ラインとでは1走査期間の周期が異なることになる。

【0 0 1 1】

したがって、画素の書き込み時間と保持時間との合計時間が黒表示時と映像表

示時とで異なることになり、上記シフトレジスタ回路内における複数のラッチ回路に含まれる内部ノードの電位レベルが不安定になり、誤動作の恐れが生ずるといふ問題がある。

【0012】

そこで、この発明の目的は、表示画面の上下等に高品位な黒表示が可能であり且つドライバの誤動作が無い液晶表示装置の駆動方法を提供することにある。

【0013】

【課題を解決するための手段】

上記目的を達成するため、第1の発明は、ゲートドライバから出力された制御信号に基づいてスイッチング素子によって画素電極をデータ信号線に接続し、ソースドライバから出力されたデータ信号を上記データ信号線を介して上記画素電極に供給して、画素マトリックスに上記データ信号に基づく映像を表示するアクティブマトリクス方式の液晶表示装置の駆動方法において、画面の上部に設けられた上部黒表示エリアと下部に設けられた下部黒表示エリアとに黒表示を行うに際して、1垂直走査期間において、上記上部黒表示エリアに黒表示を行う第1黒表示期間と上記上部黒表示エリアの下側に続く映像表示エリアに上記データ信号に基づく映像表示を行う映像表示期間との間に、および、上記映像表示期間と上記映像表示エリアに続く上記下部黒表示エリアに黒表示を行う第2黒表示期間との間に、上記ソースドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数を映像表示期間における周波数よりも遅くして、上記シフトレジスタ回路の内部ノードの電位レベルを安定化させる安定化期間を設けたことを特徴としている。

【0014】

上記構成によれば、1垂直走査期間において、画面の上下に黒表示を行う第1、第2黒表示期間と上記画面の上下中間部に映像表示を行う映像表示期間との間に安定化期間を設け、この安定化期間におけるソースドライバのクロック信号の周波数を上記映像表示期間よりも遅くして、上記ソースドライバにおけるシフトレジスタ回路の内部ノードの電位レベルを安定化させるので、上記シフトレジスタ回路を構成する複数のラッチ回路の内部ノードの電位レベルが不安定になるこ

とはない。

【 0 0 1 5 】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記安定化期間における上記ソースドライバのクロック信号の周波数を、上記映像表示期間における周波数の $1/2$ 倍乃至 $1/3$ 2 倍に設定することが望ましい。

【 0 0 1 6 】

上記構成によれば、上記安定化期間における上記クロック信号の周波数が上記映像表示期間の $1/2$ 倍乃至 $1/3$ 2 倍に設定されているため、1 垂直走査期間内に上記ソースドライバのシフトクロック回路内の全内部ノードの安定化処理が確実に行われる。

【 0 0 1 7 】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記第 1 黒表示期間および第 2 黒表示期間において、上記ゲートドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数を水平ブランキング期間とは無関係に上記映像表示期間の周波数よりも速くし、さらに、上記ソースドライバ内に在って上記データ信号をサンプリングするアナログスイッチ部を常時オン状態にすることが望ましい。

【 0 0 1 8 】

上記構成によれば、黒表示期間におけるゲートドライバのクロック信号の周波数を上記映像表示期間よりも速くすることによって、上記上部黒表示エリアおよび下部黒表示エリアに確実に黒表示が行われる。さらに、ソースドライバ内のデータ信号サンプリング用のアナログスイッチ部を常時オン状態にすることによって、上記黒表示エリアの各水平ライン毎の黒表示電位レベルが同一になる。その結果、黒表示ムラが無く、安定した黒表示が行われる。

【 0 0 1 9 】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記第 1 , 第 2 黒表示期間に上記ゲートドライバ内のシフトレジスタ回路を動作させるためのクロック信号の周波数を、上記映像表示期間の 1.5 倍乃至 10 倍に設定することが望ましい。

【0020】

上記構成によれば、アスペクト比が概ね4:3である画面にアスペクト比が概ね16:9で映像を表示する際に、上部、下部の両黒表示エリアに対する黒表示と映像表示エリアに対する映像表示とが確実に行われる。さらに、上記データ信号線に印加される電圧の極性反転も確実に行われる。

【0021】

また、上記第1の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を、直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号は上記パルス信号のパルスが存在するラッチ回路およびその近傍のラッチ回路のみに入力されるようになっているシフトレジスタ回路で構成することが望ましい。

【0022】

上記構成によれば、上記ゲートドライバおよびソースドライバの少なくとも一方が、内部ノードの電位レベルを安定化させる必要があるシフトレジスタ回路で構成されている場合には、上記シフトレジスタ回路の内部ノードの電位レベルを安定化させて、上記黒表記エリアに対する黒表示が行われる。

【0023】

また、上記第1の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を、直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号は総てのラッチ回路に入力されるようになっているシフトレジスタ回路で構成することが望ましい。

【0024】

上記構成によれば、上記ゲートドライバおよびソースドライバの少なくとも一方が、内部ノードの電位レベルを安定化させる必要がないシフトレジスタ回路で構成されている場合でも、上記安定化の必要があるシフトレジスタ回路と同じ駆動方法で、上記黒表記エリアに対する黒表示と上記映像表示エリアに対する映像表示とが行われる。

【0025】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を、上記画素電極と同一基板上に形成することが望ましい。

【 0 0 2 6 】

上記構成によれば、上記ゲートドライバ及びソースドライバの少なくとも一方が上記画素電極と同一基板上に形成された小型で安価な液晶表示装置において、上記ソースドライバの内部ノードの電位レベルの安定化が図られる。

【 0 0 2 7 】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記スイッチング素子を多結晶シリコン薄膜トランジスタとし、600℃以下の温度でガラス基板上に形成することが望ましい。

【 0 0 2 8 】

上記構成によれば、上記スイッチング素子としての多結晶シリコン薄膜トランジスタが600℃以下の温度でガラス基板上に形成された表示品位が良く安価な液晶表示装置において、上記ソースドライバの内部ノードの電位レベルの安定化が図られる。

【 0 0 2 9 】

【発明の実施の形態】

以下、この発明を図示の実施の形態により詳細に説明する。図 1 は、本実施の形態の液晶表示装置の駆動方法を実現するためのゲートドライバおよびソースドライバの出力信号に係る 1 垂直走査期間のタイミングチャートである。尚、本実施の形態においては、画面アスペクト比が概ね 4 : 3 である液晶表示装置において、NTSC 方式に準拠した映像信号を表示する際に、画面の上下に黒表示エリアを設けてアスペクト比が概ね 1 6 : 9 で表示する場合について述べている。しかしながら、この発明は、上記アスペクト比の値に限定されるものではない。

【 0 0 3 0 】

まず、画面上側の上部黒表示エリアに黒表示する第 1 黒表示期間において、ゲートドライバ内のシフトレジスタ回路を動作させるゲートドライバ・クロック信号の周波数を、画面の映像表示エリアに映像を表示する映像表示期間の 1 5 . 7

5 kHzに対して2.5 倍の 3 9 . 4 kHzに設定する。また、上記ゲートドライバのシフトレジスタ回路に入力するゲートドライバ・スタート信号を、図に示すように、垂直同期信号の立ち上りに同期して入力する。尚、図 1 においては、各クロックの立ち上りに同期して動作する場合を例に上げているが、各クロックの立ち下がりにも同期して動作するシフトレジスタ回路を使用する場合は、そのシフトレジスタ回路に適したタイミングのスタート信号を入力すればよい。

【 0 0 3 1 】

また、本実施の形態においては、第 1 黒表示期間におけるゲートドライバ・クロック信号の周波数を上記映像表示期間時の 2.5 倍に設定して、走査速度の高速化を図るのであるが、その場合の倍率は 2.5 倍でなくてもよい。但し、この倍率と上記黒表示エリアの面積との関係は反比例の関係にあるので、表示的にバランスの取れた倍率を選択する必要がある。

【 0 0 3 2 】

また、上述したように、アクティブマトリックス型液晶表示装置の多くは、交流電圧を液晶に印加するため、垂直走査線毎に印加される電圧の極性を正負反転して印加する場合が多い。その場合には、上記黒表示を行う場合においても、垂直走査線毎に印加する電圧の極性を反転する必要がある。そのことも考慮した上で、上記上部黒表示エリアの全水平ラインに黒表示を行い、且つ、各垂直走査毎に印加電圧の極性を反転することが可能なように、上記ゲートドライバ・クロック信号の倍率を決定する必要がある。

【 0 0 3 3 】

上述のごとく、本実施の形態においては、上記倍率を 2.5 倍としており、垂直 1 走査当りの周期は 2 6 . 4 μ sとなる。この周期がかなり短くなると液晶に電圧が印加される時間も短くなって書き込み不足のおそれが生ずる。そのため、上述した黒表示エリアのバランス等のファクタも含んだ上で考慮すれば、上記ゲートドライバ・クロック信号の倍率は 1.5 倍乃至 1 0 倍程度が望ましい。

【 0 0 3 4 】

また、画面上部に黒表示を行う第 1 黒表示期間において、ソースドライバ内のシフトレジスタ回路を動作させるソースドライバ・クロック信号の周波数は、映

像表示期間時の周波数と同等である。さらに、上記ソースドライバ・スタート信号は、第 1 黒表示期間中において「H」レベルを維持し続ける。

【 0 0 3 5 】

ここで、上記ソースドライバにおいては、シフトレジスタ回路に入力されるソースドライバ・スタート信号に基づいて、映像データをサンプリングするためのサンプリングパルスを作成する。そして、サンプリングパルスが入力されるサンプリング部は、サンプリングパルスの立ち上がりを検出してサンプリングするようにしている。

【 0 0 3 6 】

その場合に、上記第 1 黒表示期間においては、上記ソースドライバ・スタート信号のレベルを「H」に維持し続けている。こうすることによって、上記サンプリング部を構成する全アナログスイッチが常時オン状態になる。その結果、全データ信号線に常時黒レベル電位の映像信号が出力されることになり、上記上部黒表示エリアの水平ライン数が大きくなっても全水平ラインの黒レベル電位が同じになる。したがって、第 1 黒表示期間において各水平ライン毎の黒表示ムラが無くなり、安定した黒表示が行われる。また、シフトレジスタ回路内の複数のラッチ回路に含まれる内部ノードの電位レベルが安定化される。

【 0 0 3 7 】

尚、本実施の形態においては、上述したように、上記サンプリング部は、サンプリングパルスの立ち上がりを検出してサンプリングするようにしている。しかしながら、上記サンプリング部がサンプリングパルスの立ち下がりで作動する構成である場合には、シフトレジスタ回路に入力するソースドライバ・スタート信号の極性もそれに応じて変更すればよい。但し、ソースドライバ・スタート信号のタイミングそのものについては、大きな変更の必要はない。

【 0 0 3 8 】

次に、上記第 1 黒表示期間終了後の第 1 安定化期間について述べる。この第 1 安定化期間においては、ゲートドライバのシフトレジスタ回路に入力するゲートドライバ・クロック信号は直流成分(レベル「L」)のみとなる。すなわち、この第 1 安定化期間においては、ゲートドライバ内のシフトレジスタ回路は動作せず、

液晶パネルの各画素部には一切の画像データが書き込まれない。さらに、この期間において、ソースドライバ内のシフトレジスタ回路に入力するソースドライバ・クロック信号の周波数は、映像表示期間および第 1 黒表示期間のソースドライバクロック周波数に対して $1/4$ の周波数である。

【 0 0 3 9 】

この第 1 安定化期間の長さは 4 水平走査期間分の長さを有し、この 4 水平走査期間分の時間を掛けてソースドライバのシフトレジスタ回路の全内部ノードの電位レベルを安定化させる処理を行うのである。尚、本実施の形態においては、第 1 安定化期間時におけるソースドライバ・クロック信号の周波数を第 1 黒表示期間及び映像表示期間の $1/4$ とし、第 1 安定化期間の長さを 4 水平走査期間としている。しかしながら、これらの値は飽くまでも一例である。但し、上記周波数の倍率は、極端に大きい場合は上記内部ノードの安定化が図れない。また、逆に極端に小さい場合は 1 垂直走査期間内に全内部ノードの安定化処理を行うことができなくなる。そこで、上記周波数の倍率は、概ね $1/2$ 倍乃至 $1/3$ 2 倍程度に設定することが望ましい。また、上記第 1 安定化期間長は上記周波数の倍率に応じて、概ね 2 水平走査期間乃至 3 2 水平走査期間程度が望ましい。

【 0 0 4 0 】

また、この第 1 安定化期間におけるソースドライバのシフトレジスタ回路に入力されるソースドライバ・スタート信号は、図 1 に示すように、シフトレジスタ回路の 1 段目のラッチ回路に、上記低周波数化されたソースドライバ・クロック信号に基づいて上記サンプリングパルスを出力した後は、次の映像表示期間までサンプリングパルスを出力させないようにする 1 パルス信号である。

【 0 0 4 1 】

次に、上記第 1 安定期間に続く映像表示期間について説明する。この映像表示期間における映像表示処理は、従来の液晶表示装置の駆動方法の場合と基本的に同様である。但し、本実施の形態においては、画面アスペクト比が概ね $4:3$ である液晶表示装置において、NTSC 方式に準拠した映像信号を表示する際に、画面の上下に黒表示エリアを設けて映像表示エリアのアスペクト比を概ね $16:9$ にすることを想定している。したがって、例えば走査信号線数が 230 本の液

晶表示装置を用いた場合、画面上下に黒表示エリアが存在するために上記映像表示エリアの走査信号線数は概ね 1 7 0 本前後となる。しかしながら、映像信号は N T S C 方式に準拠しているので、概ね 2 3 0 本ある有効水平走査線数のうち何本か間引いた残りの水平走査線を用いて映像を表示するか、あるいは、N T S C 方式に準拠している映像信号を書き込みクロックに基づいてビデオフィールドメモリ等に一旦書き込み、上記書き込みクロックの周波数よりも遅い周波数の読み出しクロックで映像信号を再構築する等の工夫が必要となる。これらの技術に関しては周知の技術であるから、ここでは省略する。

【 0 0 4 2 】

次に、上記映像表示期間に続く第 2 安定化期間について説明する。基本的に、上記ゲートドライバのシフトレジスタ回路に入力するゲートドライバ・クロック信号、ゲートドライバ・スタート信号、および、上記ソースドライバのシフトレジスタ回路に入力するソースドライバ・クロック信号、ソースドライバ・スタート信号は、上述した第 1 安定化期間の場合と変わらない。しかしながら、表示的に問題ないのであれば、上記ソースドライバ・スタート信号は、第 1 安定化期間時とは逆極性の信号を入力しても構わない(図 1 は逆極性の場合を示す)。また、ソースドライバ・クロック信号の周波数を第 1 安定化期間時の周波数と同じにする必要はなく、第 1 安定化期間とは異なる任意の周波数に変更しても構わない。

【 0 0 4 3 】

次に、上記第 1 安定化期間に続いて画面下側の下部黒表示エリアに黒表示を行う第 2 黒表示期間について説明する。この第 2 黒表示期間におけるゲートドライバ・クロック信号、ゲートドライバ・スタート信号、ソースドライバ・クロック信号およびソースドライバ・スタート信号の各信号は、第 1 黒表示期間における各信号と同様で構わない。さらに、ゲートドライバ・クロック信号の周波数も、画面上下の各黒表示エリアの広さのバランスを崩さない程度であれば、第 1 黒表示期間とは異なる周波数にしても構わない。

【 0 0 4 4 】

上述のように、本実施の形態においては、画面の上部の上部黒表示エリアに黒表示を行う第 1 黒表示期間と、上記上部黒表示エリアに続く映像表示エリアに映

像を表示する映像表示期間との間に、第 1 安定化期間を設ける。また、上記映像表示期間と、上記映像表示エリアに続く下部黒表示エリアに黒表示を行う第 2 黒表示期間との間に、第 2 安定化期間を設ける。そして、この安定化期間においては、上記ゲートドライバのシフトレジスタ回路の動作を停止する一方、上記ソースドライバのクロック信号の周波数を第 1, 第 2 黒表示期間および映像表示期間の例えば $1/4$ に低下する。こうして、ソースドライバのシフトレジスタ回路の全内部ノードの電位レベルを安定化させるのである。

【0045】

また、上記第 1 黒表示期間および第 2 黒表示期間においては、ゲートドライバのクロック信号の周波数を上記映像表示期間時の例えば 2.5 倍に設定して走査速度の高速化を図り、上部黒表示エリア及び下部黒表示エリアに確実に黒表示を行う。さらに、ソースドライバ・クロック信号の周波数を、上記映像表示期間時の周波数と同等に設定する一方、ソースドライバ・スタート信号のレベルを「H」（あるいは「L」）に維持するようにしている。こうすることによって、上記ソースドライバ内に在って上記映像信号をサンプリングするアナログスイッチ部を常時オン状態にして、第 1, 第 2 黒表示期間における黒表示ムラを無くし、安定した黒表示を行うことができる。また、シフトレジスタ回路内の複数のラッチ回路に含まれる内部ノードの電位レベルを安定化できるのである。

【0046】

すなわち、本実施の形態によれば、表示画面の上下に黒表示を行なう場合に、黒表示ムラの無い、高品位で安定した黒表示を行うことができる。また、上記ソースドライバにおける内部ノードの電位レベルを安定化させて、上記ソースドライバの誤動作を防止できるのである。

【0047】

上述した液晶表示装置の駆動方法は、ソースドライバのシフトレジスタ回路において内部ノードの安定化を必要とする液晶表示装置に関する一例であるが、上記処理を必要としない液晶表示装置にも一切の変更なく導入できる。そこで、予め本実施の形態の駆動方法を元にした液晶表示装置駆動回路を用意しておけば、何れの液晶表示装置に接続しても使用することができるのである。

【 0 0 4 8 】

また、上述したように、本実施の形態においては、画面アスペクト比が概ね 4 : 3 である液晶表示装置において、NTSC方式に準拠した映像信号を表示する際に、上下に黒表示エリアを設けて映像表示エリアのアスペクト比を概ね 1 6 : 9 にする場合を想定した場合について述べている。ところが、両アスペクト比が上記の値ではない場合であって、画面上下に設けられた黒表示エリアが比較的小さい場合には、図 2 に示すように、上記第 1 , 第 2 黒表示期間において、図 1 に示すように上記ゲートドライバ・クロック信号の周波数を高周波数化する必要はなく、上記映像表示期間と同じ周波数で上記ゲートドライバのシフトレジスタ回路を駆動しても同様の効果を得ることができるのである。

【 0 0 4 9 】

また、上記実施の形態においては、NTSC方式の映像信号を入力する場合を例に挙げているが、例えばPAL方式, SECAM方式さらにはパーソナルコンピュータ用の映像フォーマットであるVGA(ビデオ・グラフィックス・アレイ)やXGA(エクステンディット・ビデオ・グラフィックス・アレイ)方式等の他の映像信号にも応用することができる。

【 0 0 5 0 】

さらに付け加えるならば、上記NTSC方式等の種々の映像信号フォーマットにおいては、垂直帰線期間にあたるエリアの信号レベルは通常黒レベルである場合が多いので、上記実施の形態においては上記垂直帰線期間を利用する場合を例に挙げて説明した。しかしながら、もしより十分な黒レベル期間を要する場合には、垂直帰線期間内に積極的に黒レベル期間を挿入して黒表示を行っても構わない。

【 0 0 5 1 】

また、上記実施の形態における液晶表示装置の駆動方法が適用される液晶表示装置は特に限定されるものではなく、ゲートドライバから出力された制御信号に基づいてスイッチング素子によって画素電極をデータ信号線に接続し、ソースドライバから出力された映像信号を上記データ信号線を介して上記画素電極に供給して、画素マトリックスに上記映像信号に基づく映像を表示するアクティブマト

リクス方式の液晶表示装置であればよい。

【0052】

尚、その場合における上記ゲートドライバおよびソースドライバの少なくとも一方が上記画素電極と同一基板上に形成されて、小型・低コスト化が図られていても差し支えない。また、上記スイッチング素子としての多結晶シリコン薄膜トランジスタが600℃以下の温度でガラス基板上に形成されて、高表示品位・低コスト化が図られていても差し支えない。

【0053】

【発明の効果】

以上より明らかなように、第1の発明の液晶表示装置の駆動方法は、画面の上部と下部とに設けられた黒表示エリアに黒表示を行うに際して、1垂直走査期間において、上部黒表示エリアに黒表示を行う第1黒表示期間と映像表示期間との間および上記映像表示期間と下部黒表示エリアに黒表示を行う第2黒表示期間との間に、ソースドライバのクロック信号の周波数を映像表示期間よりも遅くしてシフトレジスタ回路の内部ノードの電位レベルを安定化させる安定化期間を設けたので、上記シフトレジスタ回路を構成する複数のラッチ回路の内部ノードの電位レベルを安定化させることができる。したがって、上記ソースドライバの誤動作を防止できる。

【0054】

また、上記第1の発明の液晶表示装置の駆動方法は、上記安定化期間における上記ソースドライバのクロック信号の周波数を、上記映像表示期間における周波数の1/2倍乃至1/32倍に設定すれば、1垂直走査期間内に、上記ソースドライバのシフトクロック回路内の全内部ノードの安定化処理を確実に行うことができる。

【0055】

また、上記第1の発明の液晶表示装置の駆動方法は、上記第1黒表示期間および第2黒表示期間において、上記ゲートドライバのクロック信号の周波数を上記映像表示期間よりも速くすれば、上記黒表示エリアに黒表示を確実に行うことができる。さらに、上記ソースドライバ内に在ってデータ信号をサンプリングする

アナログスイッチ部を常時オン状態にすれば、上記黒表示エリアの各水平ライン毎の黒表示電位レベルを同一にできる。したがって、各水平ライン毎の黒表示ムラを無くして安定した黒表示を行うことができる。

【0056】

また、上記第1の発明の液晶表示装置の駆動方法は、上記黒表示期間に上記ゲートドライバのクロック信号の周波数を上記映像表示期間の1.5倍乃至10倍に設定すれば、アスペクト比が概ね4:3である画面にアスペクト比が概ね16:9で映像を表示する際に、上部、下部の両黒表示エリアに対する黒表示と映像表示エリアに対する映像表示とを確実に行うことができる。さらに、上記黒表示期間におけるデータ信号線に対する印加電圧の極性反転を確実におこなうことができる。

【0057】

また、上記第1の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を、直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号が上記パルス信号のパルスが存在するラッチ回路およびその近傍のラッチ回路のみに入力されるようなシフトレジスタ回路で構成すれば、このシフトレジスタ回路の内部ノードの電位レベルを安定化させて、上記黒表示エリアに対する黒表示を行うことができる。

【0058】

また、上記第1の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を、直列に接続されてクロック信号に同期してパルス信号を順次転送する複数のラッチ回路から成り、上記クロック信号が総てのラッチ回路に入力されるようなシフトレジスタ回路で構成すれば、内部ノードの電位レベルを安定化させる必要がないシフトレジスタ回路を用いる場合も、上記安定化の必要があるシフトレジスタ回路と同じ駆動方法で、上記黒表示エリアに対する黒表示と上記映像表示エリアに対する映像表示とを行うことができるのである。

【0059】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記ゲートドライバおよびソースドライバの少なくとも一方を画素電極と同一基板上に形成すれば、上記構成を有する小型で安価な液晶表示装置において、上記ソースドライバの内部ノードの電位レベルの安定化を図ることができる。

【 0 0 6 0 】

また、上記第 1 の発明の液晶表示装置の駆動方法は、上記スイッチング素子としての多結晶シリコン薄膜トランジスタを 6 0 0 ℃以下の温度でガラス基板上に形成すれば、上記構成を有する表示品位が良く安価な液晶表示装置において、上記ソースドライバの内部ノードの電位レベルの安定化を図ることができる。

【図面の簡単な説明】

【図 1】 この発明の液晶表示装置の駆動方法を実現するためのゲートドライバおよびソースドライバの出力信号に係る 1 垂直走査期間のタイミングチャートである。

【図 2】 図 1 とは異なるタイミングチャートである。

【図 3】 上下に黒表示が行われた画面の一例を示す図である。

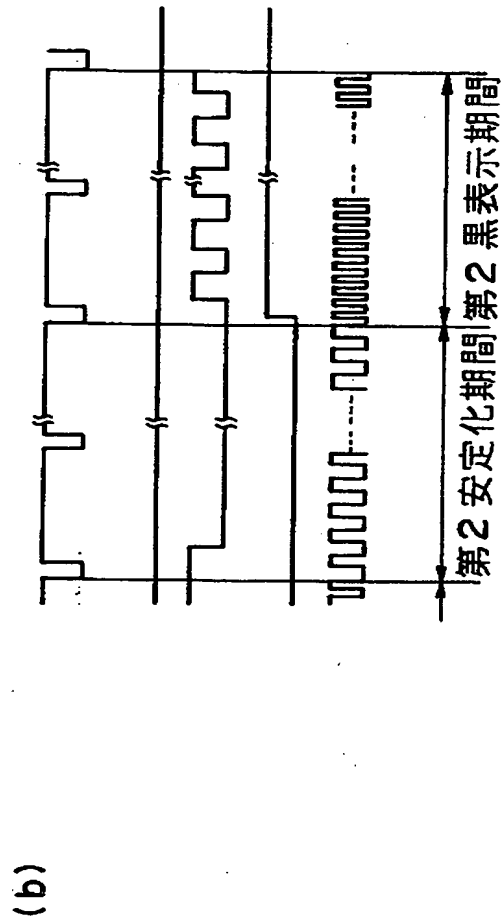
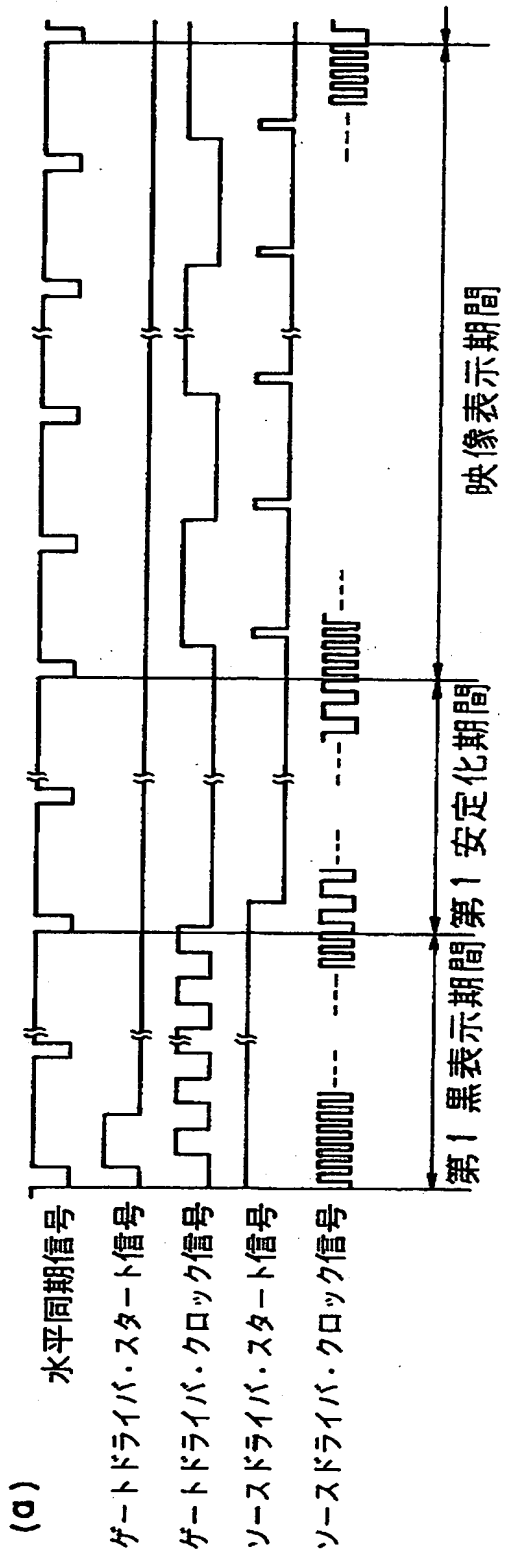
【図 4】 映像の左右がカットされた画面の一例を示す図である。

【図 5】 従来の液晶パネル駆動回路によって画面の上下に黒表示を行う場合の各信号のタイミングチャートである。

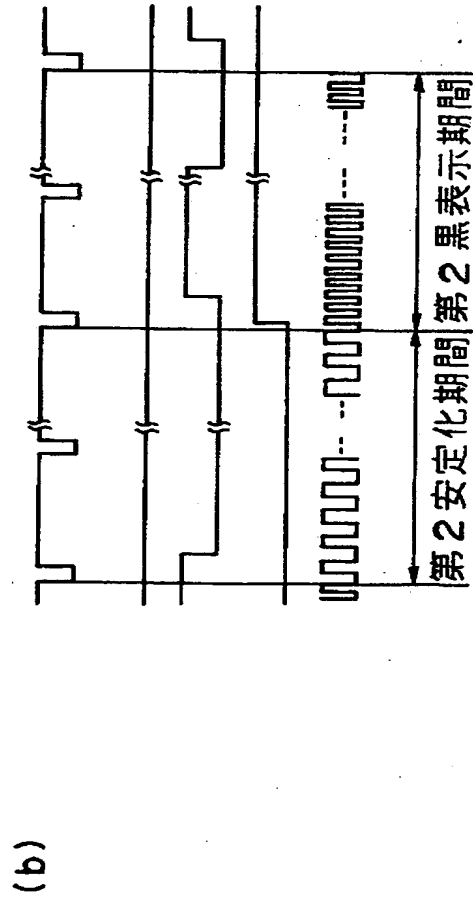
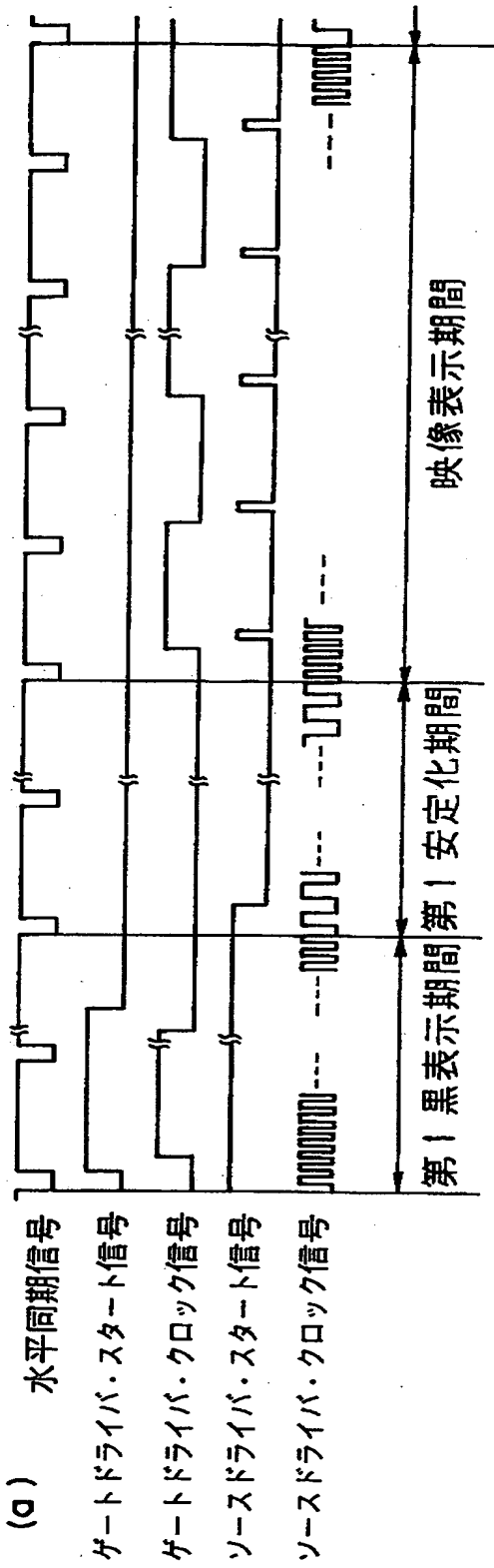
【図 6】 図 5 に示す液晶パネル駆動回路において黒表示エリアが広い場合に画面に現れる濃淡の説明図である。

【書類名】 図面

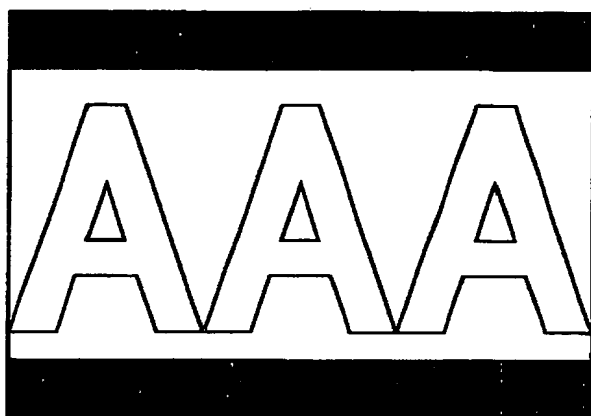
【図 1】



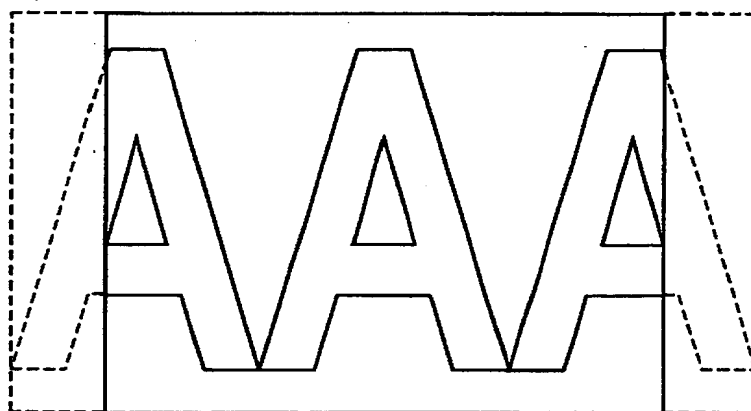
【図 2】



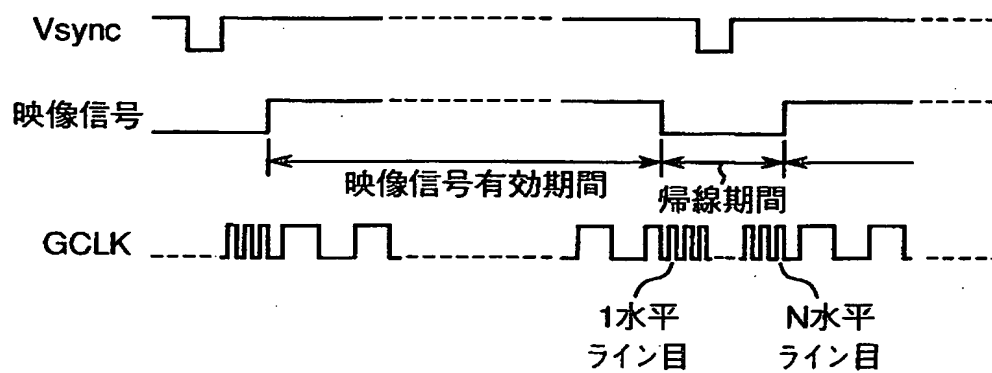
【図 3】



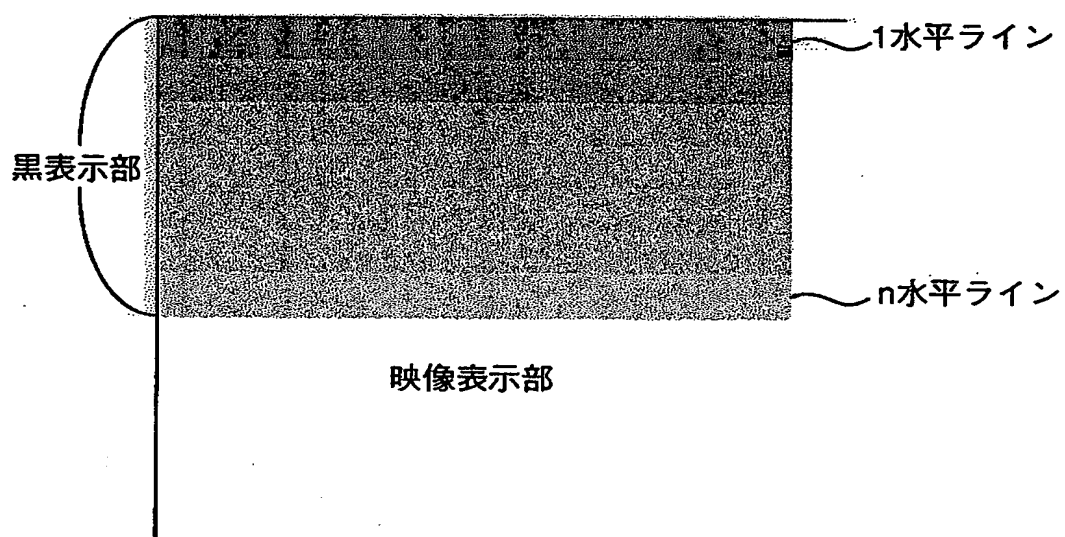
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 画面の上下に高品位な黒表示を行い且つドライバの誤動作を無くす。

【解決手段】 画面の上下に黒表示を行う第 1 ,第 2 黒表示期間と映像表示期間との間に第 1 ,第 2 安定化期間を設ける。この安定化期間には、ゲートドライバの動作を停止する一方、ソースドライバのクロック信号の周波数を第 1 ,第 2 黒表示期間および映像表示期間の $1/4$ に低下する。こうして、ソースドライバの全内部ノードの電位レベルを安定化させる。また、第 1 ,第 2 黒表示期間には、ソースドライバのクロック信号の周波数を上記映像表示期間と同等にする一方、スタート信号のレベルを「H」に維持する。こうして、上記ソースドライバのサンプリング部を常時オン状態にして、第 1 ,第 2 黒表示期間における黒表示ムラを無く、高品位で安定した黒表示を行う。また、シフトレジタ回路の内部ノードの電位レベルを安定化させて、誤動作を防止する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社